

Method and system for manufacturing semiconductor device

Patent Number: ☐ US2002056700
Publication date: 2002-05-16
Inventor(s): OHMORI TOSHIAKI (JP)
Applicant(s): MITSUBISHI ELECTRIC CORP (US)
Requested Patent: ☐ JP2002151465
Application Number: US20010826038 20010405
Priority Number(s): JP20000349027 20001116
IPC Classification: C23F1/00
EC Classification: H01L21/3105B2, H01L21/66P
Equivalents: TW507266

Abstract

The present invention aims at high-yield manufacture of a semiconductor device of stable quality. A silicon oxide film, a polysilicon film, and a silicon nitride film are formed on a silicon substrate. After a predetermined trench structure has been formed in the films by means of etching, an oxide film is deposited so as to fill in the trench structure. The silicon substrate is subjected to chemical-and-mechanical polishing (CMP) while the silicon nitride film is used as a stopper film, thereby forming an isolation oxide film. The thickness of the isolation oxide film is measured, and the isolation oxide film is etched under the requirements which have been determined on the basis of the resultant measurement value, by means of the feedforward technique. Subsequently, the silicon nitride film and the polysilicon film are removed sequentially.

Data supplied from the [espacenet](http://www.espacenet.com) database - 12

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-151465

(P2002-151465A)

(43) 公開日 平成14年5月24日 (2002.5.24)

(51) Int.Cl. ⁷	識別記号	F I	テマコード* (参考)
H 0 1 L 21/306		H 0 1 L 21/02	Z 5 F 0 8 2
21/02		21/306	Z 5 F 0 3 3
21/78		21/78	L 5 F 0 4 8
21/3213		21/88	C 5 F 0 8 3
21/3205			K
審査請求 未請求 請求項の数22 O L (全 12 頁) 最終頁に続く			

(21) 出願番号 特願2000-349027 (P2000-349027)

(22) 出願日 平成12年11月16日 (2000.11.16)

(71) 出願人 000008013

三菱電機株式会社

東京都千代田区丸の内二丁目2番8号

(72) 発明者 大森 寿朗

東京都千代田区丸の内二丁目2番8号 三

菱電機株式会社内

(74) 代理人 100082175

弁理士 高田 守 (外3名)

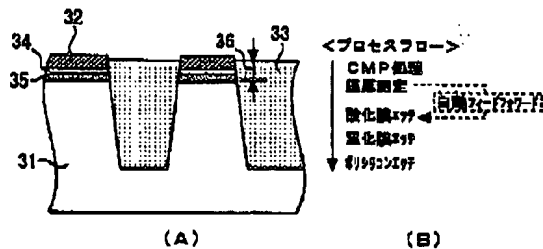
最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法および製造システム、並びに半導体装置

(57) 【要約】

【課題】 本発明は半導体装置の製造方法に関し、品質の安定した半導体装置を高い歩留まりで製造することを目的とする。

【解決手段】 シリコン基板1の上にシリコン酸化膜35、ポリシリコン膜36、およびシリコン窒化膜32を形成する。エッチングによって所定のトレンチ形成した後、そのトレンチを埋め込むように酸化膜を堆積させる。シリコン窒化膜32をストップ膜としてCMPを行うことで分離酸化膜33を形成する。分離酸化膜33の膜厚を測定し、その測定値に基づいてフィードフォワード的に決定された条件で分離酸化膜33をエッチングする。以後、シリコン窒化膜32およびポリシリコン膜34を順次除去する。



【特許請求の範囲】

【請求項1】 複数の処理工程を含む半導体装置の製造方法であって、
所定の処理工程に付されるウェハを対象として、所定の測定値を取得する第1のステップと、
前記所定の処理工程の処理条件を、前記測定値に基づいて決定する第2のステップと、
前記第2のステップで決定された処理条件に従って前記所定の処理工程を実行する第3のステップと、
を含むことを特徴とする半導体装置の製造方法。

【請求項2】 前記所定の処理は、所定の被処理膜を対象とするエッチング処理であり、
前記所定の測定値は、前記被処理膜の物理量を表す値であることを特徴とする請求項1記載の半導体装置の製造方法。

【請求項3】 前記測定値は、前記被処理膜の膜厚であることを特徴とする請求項2記載の半導体装置の製造方法。

【請求項4】 前記被処理膜は不純物を含有するシリコン酸化膜であり、
前記測定値は、前記シリコン酸化膜に含有される不純物の濃度であることを特徴とする請求項2記載の半導体装置の製造方法。

【請求項5】 前記測定値は、前記被処理膜の屈折率であることを特徴とする請求項2記載の半導体装置の製造方法。

【請求項6】 前記測定値は、前記被処理膜の寸法であることを特徴とする請求項2記載の半導体装置の製造方法。

【請求項7】 前記第1のステップは、製造ラインの測定装置が前記所定の測定値を取得するサブステップを含み、
前記第2のステップは、前記測定装置が前記所定の測定値を製造ラインのメインコンピュータに送信するサブステップと、前記メインコンピュータが予め記憶している処理レシピを参照して前記測定値に基づいて前記処理条件を決定するサブステップとを含み、
前記第3のステップは、前記第2のステップで決定された処理条件を前記メインコンピュータが製造ラインの処理装置に送信するサブステップと、前記処理装置が前記処理条件に従って前記所定の処理工程を実行するサブステップとを含むことを特徴とする請求項1乃至6の何れか1項記載の半導体装置の製造方法。

【請求項8】 前記第1のステップは、製造ラインの測定装置が前記所定の測定値を取得するサブステップを含み、
前記第2のステップは、前記測定装置が前記所定の測定値を製造ラインのメインコンピュータに送信するサブステップと、前記メインコンピュータが前記測定値に基づいて決定した指令信号を製造ラインの処理装置に送信す

るサブステップと、前記処理装置が前記指令信号に基づいて、予め記憶している処理レシピを参照して前記処理条件を決定するサブステップとを含み、

前記第3のステップは、前記処理装置が前記第2のステップで決定された処理条件に従って前記所定の処理工程を実行するサブステップを含むことを特徴とする請求項1乃至6の何れか1項記載の半導体装置の製造方法。

【請求項9】 前記所定の処理は、所定の被処理膜を対象とするウェットエッチング処理であり、
前記所定の測定値は、前記被処理膜の物理量を表す値であり、更に、
前記ウェットエッチングに用いられる薬液の交換後の経過時間を計数する第4のステップを含み、
前記第2のステップでは、前記ウェットエッチングの処理条件が、前記測定値および前記経過時間に基づいて決定され、
前記第3のステップでは、その処理条件に従ってウェットエッチング処理が実行されることを特徴とする請求項1乃至8の何れか1項記載の半導体装置の製造方法。

【請求項10】 半導体装置の製造方法であって、
所定の被処理膜をウェットエッチングで処理するステップと、
前記ウェットエッチングに用いられる薬液の交換後の経過時間を計数するステップと、
前記ウェットエッチングの処理条件を、前記経過時間に基づいて決定するステップと、
前記ステップで決定された処理条件に従って前記ウェットエッチングを実行するステップと、
を含むことを特徴とする半導体装置の製造方法。

【請求項11】 複数の処理工程を実行する半導体装置の製造システムであって、
所定の処理工程に付されるウェハを対象として、所定の測定値を取得する測定装置と、
前記所定の処理工程の処理条件を、前記測定値に基づいて決定するレシピ決定部と、
前記レシピ決定部で決定された処理条件に従って前記所定の処理工程を実行する処理装置と、
を備えることを特徴とする半導体装置の製造システム。

【請求項12】 前記所定の処理は、所定の被処理膜を対象とするエッチング処理であり、
前記所定の測定値は、前記被処理膜の物理量を表す値であることを特徴とする請求項11記載の半導体装置の製造システム。

【請求項13】 前記測定値は、前記被処理膜の膜厚であることを特徴とする請求項12記載の半導体装置の製造システム。

【請求項14】 前記被処理膜は不純物を含有するシリコン酸化膜であり、
前記測定値は、前記シリコン酸化膜に含有される不純物の濃度であることを特徴とする請求項12記載の半導体

装置の製造システム。

【請求項15】 前記測定値は、前記被処理膜の屈折率であることを特徴とする請求項12記載の半導体装置の製造システム。

【請求項16】 前記測定値は、前記被処理膜の寸法であることを特徴とする請求項12記載の半導体装置の製造システム。

【請求項17】 前記測定装置および前記処理装置と通信可能なメインコンピュータを備え、

前記メインコンピュータは、

前記レシピ決定部と、

前記測定装置から送信される前記測定値を受信する測定値受信部と、

複数の処理レシピを記憶するレシピメモリと、

前記レシピ決定部で決定された処理条件を前記処理装置に送信するレシピ送信部とを備え、

前記レシピ決定部は、前記レシピメモリに記憶されている処理レシピを参照して前記測定値に基づいて前記処理条件を決定することを特徴とする請求項11乃至16の何れか1項記載の半導体装置の製造システム。

【請求項18】 前記測定装置および前記処理装置と通信可能なメインコンピュータを備え、

前記メインコンピュータは、

前記測定装置から送信される前記測定値を受信する測定値受信部と、

前記測定値に応じた指令信号を前記処理装置に送信する指令送信部とを備え、

前記処理装置は、

前記レシピ決定部と、

複数の処理レシピを記憶するレシピメモリとを備え、

前記レシピ決定部は、前記レシピメモリに記憶されている処理レシピを参照して前記指令信号に基づいて前記処理条件を決定することを特徴とする請求項11乃至16の何れか1項記載の半導体装置の製造システム。

【請求項19】 前記所定の処理装置は、所定の被処理膜をウェットエッチングするウェットエッチング装置であり、

前記測定装置は、前記被処理膜の物理量を表す値を測定する装置であり、

前記ウェットエッチングに用いられる薬液の交換後の経過時間を計数する経過時間管理部と、

前記ウェットエッチングの処理条件を、前記経過時間に基づいて補正するレシピ補正部とを備え、

前記ウェットエッチング装置は、前記レシピ決定部および前記レシピ補正部の双方で処理された処理条件に従って前記ウェットエッチングを実行することを特徴とする請求項11乃至18の何れか1項記載の半導体装置の製造システム。

【請求項20】 所定の被処理膜をウェットエッチングで処理する半導体装置の製造システムであって、

前記ウェットエッチングに用いられる薬液の交換後の経過時間を計数する経過時間管理部と、

前記ウェットエッチングの処理条件を、前記経過時間に基づいて決定するレシピ補正部と、

前記レシピ補正部で決定された処理条件に従って前記ウェットエッチングを実行するユニットと、

を備えることを特徴とする半導体装置の製造システム。

【請求項21】 請求項1乃至10の何れか1項記載の半導体装置の製造方法により製造されることを特徴とする半導体装置。

【請求項22】 請求項11乃至20の何れか1項記載の半導体装置の製造システムにより製造されることを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置の製造方法および製造システム、並びに半導体装置に係り、特に、半導体装置の歩留まりを高めるうえで有効な製造方法および製造システム、並びにそれらの方法または装置を用いて製造される半導体装置に関する。

【0002】

【従来の技術】従来、半導体装置の製造工程において、エッチング処理の前後にウェハ上で膜厚測定を行い、その結果をエッチング条件にフィードバックすることで工程の安定化を図る技術が提案されている。例えば、特開平10-275753号には、所定の膜の形成後や、所定の膜のエッチング後に、任意の頻度で膜厚測定を行い、その結果に基づいて成膜装置やエッチング装置の経時的な変動を把握することが記載されている。このようにして把握された経時的な変動に関する情報は、上記従来技術において、アラームを発生させる時期や装置のメンテナンス時期を判断する際の基礎データとして、或いは成膜やエッチングなどの条件を調整する際の基礎データとして利用される。また、特開平7-29958号には、ウェハ処理の前後に所定の検査を行い、その検査結果に基づいて、そのウェハ処理の条件を自動的に変更する技術が開示されている。

【0003】

【発明が解決しようとする課題】しかしながら、上述した従来の技術は、所定の処理の前後に行われるウェハ検査の結果を、その処理の条件などにフィードバックする技術である。つまり、上記従来技術は、ある工程の処理条件を、その工程で処理されたウェハの状態に基づいて補正する技術である。この場合、あるウェハを対象として行われた検査結果は、そのウェハ自体の処理には反映されない。この点、従来の技術は、個々の工程における加工誤差などが、個々のウェハに積み重ねられるという問題を有するものであった。

【0004】本発明は、上記のような課題を解決するためになされたもので、ウェハの状態を、フィードフォ

ードの手法で、そのウェハの処理条件に反映させることにより、品質の安定した半導体装置を高い歩留まりで製造することのできる製造方法を提供することを第1の目的とする。また、本発明は、ウェハの状態を、フィードフォワードの手法で、そのウェハの処理条件に反映させることにより、品質の安定した半導体装置を高い歩留まりで製造することのできる製造システムを提供することを第2の目的とする。更に、本発明は、上記の製造方法または製造システムを用いて製造される半導体装置を提供することを第3の目的とする。

【0005】

【課題を解決するための手段】請求項1記載の発明は、複数の処理工程を含む半導体装置の製造方法であって、所定の処理工程に付されるウェハを対象として、所定の測定値を取得する第1のステップと、前記所定の処理工程の処理条件を、前記測定値に基づいて決定する第2のステップと、前記第2のステップで決定された処理条件に従って前記所定の処理工程を実行する第3のステップと、を含むことを特徴とするものである。

【0006】請求項2記載の発明は、請求項1記載の半導体装置の製造方法であって、前記所定の処理は、所定の被処理膜を対象とするエッチング処理であり、前記所定の測定値は、前記被処理膜の物理量を表す値であることを特徴とするものである。

【0007】請求項3記載の発明は、請求項2記載の半導体装置の製造方法であって、前記測定値は、前記被処理膜の膜厚であることを特徴とするものである。

【0008】請求項4記載の発明は、請求項2記載の半導体装置の製造方法であって、前記被処理膜は不純物を含有するシリコン酸化膜であり、前記測定値は、前記シリコン酸化膜に含有される不純物の濃度であることを特徴とするものである。

【0009】請求項5記載の発明は、請求項2記載の半導体装置の製造方法であって、前記測定値は、前記被処理膜の屈折率であることを特徴とするものである。

【0010】請求項6記載の発明は、請求項2記載の半導体装置の製造方法であって、前記測定値は、前記被処理膜の寸法であることを特徴とするものである。

【0011】請求項7記載の発明は、請求項1乃至6の何れか1項記載の半導体装置の製造方法であって、前記第1のステップは、製造ラインの測定装置が前記所定の測定値を取得するサブステップを含み、前記第2のステップは、前記測定装置が前記所定の測定値を製造ラインのメインコンピュータに送信するサブステップと、前記メインコンピュータが予め記憶している処理レシピを参照して前記測定値に基づいて前記処理条件を決定するサブステップとを含み、前記第3のステップは、前記第2のステップで決定された処理条件を前記メインコンピュータが製造ラインの処理装置に送信するサブステップと、前記処理装置が前記処理条件に従って前記所定の処

理工程を実行するサブステップとを含むことを特徴とするものである。

【0012】請求項8記載の発明は、請求項1乃至6の何れか1項記載の半導体装置の製造方法であって、前記第1のステップは、製造ラインの測定装置が前記所定の測定値を取得するサブステップを含み、前記第2のステップは、前記測定装置が前記所定の測定値を製造ラインのメインコンピュータに送信するサブステップと、前記メインコンピュータが前記測定値に基づいて決定した指令信号を製造ラインの処理装置に送信するサブステップと、前記処理装置が前記指令信号に基づいて、予め記憶している処理レシピを参照して前記処理条件を決定するサブステップとを含み、前記第3のステップは、前記処理装置が前記第2のステップで決定された処理条件に従って前記所定の処理工程を実行するサブステップを含むことを特徴とするものである。

【0013】請求項9記載の発明は、請求項1乃至8の何れか1項記載の半導体装置の製造方法であって、前記所定の処理は、所定の被処理膜を対象とするウェットエッチング処理であり、前記所定の測定値は、前記被処理膜の物理量を表す値であり、更に、前記ウェットエッチングに用いられる薬液の交換後の経過時間を計数する第4のステップを含み、前記第2のステップでは、前記ウェットエッチングの処理条件が、前記測定値および前記経過時間に基づいて決定され、前記第3のステップでは、その処理条件に従ってウェットエッチング処理が実行されることを特徴とするものである。

【0014】請求項10記載の発明は、半導体装置の製造方法であって、所定の被処理膜をウェットエッチングで処理するステップと、前記ウェットエッチングに用いられる薬液の交換後の経過時間を計数するステップと、前記ウェットエッチングの処理条件を、前記経過時間に基づいて決定するステップと、前記ステップで決定された処理条件に従って前記ウェットエッチングを実行するステップと、を含むことを特徴とするものである。

【0015】請求項11記載の発明は、複数の処理工程を実行する半導体装置の製造システムであって、所定の処理工程に付されるウェハを対象として、所定の測定値を取得する測定装置と、前記所定の処理工程の処理条件を、前記測定値に基づいて決定するレシピ決定部と、前記レシピ決定部で決定された処理条件に従って前記所定の処理工程を実行する処理装置と、を備えることを特徴とするものである。

【0016】請求項12記載の発明は、請求項11記載の半導体装置の製造システムであって、前記所定の処理は、所定の被処理膜を対象とするエッチング処理であり、前記所定の測定値は、前記被処理膜の物理量を表す値であることを特徴とするものである。

【0017】請求項13記載の発明は、請求項12記載の半導体装置の製造システムであって、前記測定値は、

前記被処理膜の膜厚であることを特徴とするものである。

【0018】請求項14記載の発明は、請求項12記載の半導体装置の製造システムであって、前記被処理膜は不純物を含有するシリコン酸化膜であり、前記測定値は、前記シリコン酸化膜に含有される不純物の濃度であることを特徴とするものである。

【0019】請求項15記載の発明は、請求項12記載の半導体装置の製造システムであって、前記測定値は、前記被処理膜の屈折率であることを特徴とするものである。

【0020】請求項16記載の発明は、請求項12記載の半導体装置の製造システムであって、前記測定値は、前記被処理膜の寸法であることを特徴とするものである。

【0021】請求項17記載の発明は、請求項11乃至16の何れか1項記載の半導体装置の製造システムであって、前記測定装置および前記処理装置と通信可能なメインコンピュータを備え、前記メインコンピュータは、前記レシピ決定部と、前記測定装置から送信される前記測定値を受信する測定値受信部と、複数の処理レシピを記憶するレシピメモリと、前記レシピ決定部で決定された処理条件を前記処理装置に送信するレシピ送信部とを備え、前記レシピ決定部は、前記レシピメモリに記憶されている処理レシピを参照して前記測定値に基づいて前記処理条件を決定することを特徴とするものである。

【0022】請求項18記載の発明は、請求項11乃至16の何れか1項記載の半導体装置の製造システムであって、前記測定装置および前記処理装置と通信可能なメインコンピュータを備え、前記メインコンピュータは、前記測定装置から送信される前記測定値を受信する測定値受信部と、前記測定値に応じた指令信号を前記処理装置に送信する指令送信部とを備え、前記処理装置は、前記レシピ決定部と、複数の処理レシピを記憶するレシピメモリとを備え、前記レシピ決定部は、前記レシピメモリに記憶されている処理レシピを参照して前記指令信号に基づいて前記処理条件を決定することを特徴とするものである。

【0023】請求項19記載の発明は、請求項11乃至18の何れか1項記載の半導体装置の製造システムであって、前記所定の処理装置は、所定の被処理膜をウェットエッチングするウェットエッチング装置であり、前記測定装置は、前記被処理膜の物理量を表す値を測定する装置であり、前記ウェットエッチングに用いられる薬液の交換後の経過時間を計数する経過時間管理部と、前記ウェットエッチングの処理条件を、前記経過時間に基づいて補正するレシピ補正部とを備え、前記ウェットエッチング装置は、前記レシピ決定部および前記レシピ補正部の双方で処理された処理条件に従って前記ウェットエッチングを実行することを特徴とするものである。

【0024】請求項20記載の発明は、所定の被処理膜をウェットエッチングで処理する半導体装置の製造システムであって、前記ウェットエッチングに用いられる薬液の交換後の経過時間を計数する経過時間管理部と、前記ウェットエッチングの処理条件を、前記経過時間に基づいて決定するレシピ補正部と、前記レシピ補正部で決定された処理条件に従って前記ウェットエッチングを実行するユニットと、を備えることを特徴とするものである。

【0025】請求項21記載の発明は、半導体装置であって、請求項1乃至10の何れか1項記載の半導体装置の製造方法により製造されることを特徴とするものである。

【0026】請求項22記載の発明は、半導体装置であって、請求項11乃至20の何れか1項記載の半導体装置の製造システムにより製造されることを特徴とするものである。

【0027】

【発明の実施の形態】以下、図面を参照してこの発明の実施の形態について説明する。尚、各図において共通する要素には、同一の符号を付して重複する説明を省略する。

【0028】実施の形態1. 図1は、本発明の実施の形態1である半導体装置の製造システムの構成を表すブロック図を示す。図1に示すように、本実施形態の製造システムは、メインコンピュータ10と、測定装置12と、処理装置14とを備えている。メインコンピュータ10と、測定装置12と、処理装置14とは、相互に情報通信ができるように通信回線を介して接続されている。

【0029】処理装置14は、半導体装置を製造する過程で実行すべき種々の処理を行うための装置であり、例えば、ウェハ上に所定の膜を形成するための成膜装置や、ウェハ上の膜をエッチングするためのドライエッチング装置或いはウェットエッチング装置などで構成される。図1には、複数の処理装置14が描かれているが、本実施形態のシステムに含まれる処理装置14は1台だけであってもよい。

【0030】測定装置12は、半導体装置の製造過程において、ウェハを対象として所定の検査を行う装置であり、例えば、ウェハ表面に形成されている膜の厚さを測定する膜厚測定装置、ウェハ表面の膜に含有される不純物の濃度を測定する不純物測定装置、ウェハ表面に形成されたパターンの寸法を測定する寸法測定装置、或いはウェハ表面に形成されている膜の層間酸化膜を測定する層間酸化膜測定装置などで構成される。図1には、測定装置12が1台だけ描かれているが、本実施形態のシステム内には、複数の測定装置12が配置されてもよい。

【0031】メインコンピュータ10は、測定装置12によって測定された測定値を受信する測定値受信部16

を備えている。測定値受信部16で受信された測定値は、測定値記憶部18によって、被測定ウェハに付与されたIDと共に、測定値メモリ20に記憶される。

【0032】メインコンピュータ10は、また、ID受信部22を備えている。処理装置14は、ウェハの処理を開始する前に、必要に応じて、加工対象のウェハに付与されているIDをメインコンピュータ10に向けて送信する。以下、IDを送信した処理装置14を、特に「制御対象処理装置14」と称す。ID受信部22は、制御対象処理装置14から送信されるIDを受信してレシピ決定部に伝送する。レシピ決定部24は、そのIDに基づいて、制御対象処理装置14で加工されるウェハに関して測定値メモリ20に記憶されている測定値、より具体的には、制御対象処理装置14による処理の直前に測定された測定値を読み出す。

【0033】制御対象処理装置14がウェハを処理する際の条件は、その処理が開始される時点でのウェハの状態に応じて適宜設定されることが望ましい。つまり、制御対象処理装置14がウェハを処理する際の条件は、その処理の直前に、そのウェハに関して測定された測定値に応じて適宜設定されることが望ましい。

【0034】メインコンピュータ10が備えるレシピメモリ26には、制御対象処理装置14における最適な処理条件、すなわち、上記の測定値との関係で予め定められた最適な処理条件が記録されている。上述したレシピ決定部24は、測定値メモリ20から読み出した測定値に基づいて、レシピメモリ26より、その測定値に応じた最適な処理条件を読み出す。このようにして読み出された最適な処理条件は、レシピ送信部28によって制御対象処理装置14に送信される。

【0035】制御対象処理装置14は、上記の如くメインコンピュータ10から送信されてくる最適条件を用いてウェハの処理を行う。このように、本実施形態のシステムは、測定装置12によって測定されたウェハの状態を、フィードフォワードの手法で制御対象処理装置14の処理条件に反映させることができる。つまり、本実施形態のシステムは、測定装置12によって測定されるウェハの状態を、そのウェハ自体の処理条件に反映させることができる。このため、本実施形態のシステムによれば、個々の工程における誤差がウェハ上に積み重なることがなく、品質の安定した半導体装置を高い歩留まりで製造することができる。

【0036】次に、図2を参照して、実施の形態1の製造システムの動作について更に詳細に説明する。本実施形態の製造システムは、トレンチ構造を用いた素子分離の製造工程において、トレンチ内部に埋め込まれる分離酸化膜の表面と、シリコン基板の表面との段差を精度良く制御することを目的としている。トレンチ構造を用いた素子分離の製造工程では、以下に示すように処理が行われる。

【0037】図2(A)に示すように、シリコン基板31の表面には、シリコン酸化膜35、ポリシリコン膜34、およびシリコン窒化膜2が形成される。シリコン窒化膜32は、形成すべきトレンチの形状に合わせてパターンニングされる。パターンニングされたシリコン窒化膜32をマスクとしてドライエッチングが行われることによりシリコン基板31にトレンチが形成される。次に、トレンチ内部が埋め込まれるように、シリコン基板31の全面にCVD(Cheical Vapor Deposition)によって酸化膜が堆積される。その後、トレンチの内部にのみ酸化膜を残して分離酸化膜33を形成するため、トレンチからはみ出している酸化膜がCMP(Cheical Mechanical Polishing)によって除去される。

【0038】本実施形態では、上記のCMPに次いで、分離酸化膜33のエッチング、シリコン窒化膜32のエッチング、およびポリシリコン膜34のエッチングが順次実行される。上述した一連の処理の過程で、CMPによる研磨量には、比較的大きな誤差が生じ易い。このため、分離酸化膜33のエッチングを、既定の条件に従って実行したのでは、分離酸化膜33の表面とシリコン基板31の表面との段差36を、最終的に精度良く所望の値とすることが困難である。

【0039】そこで、本実施形態では、図1(B)に示すように、酸化膜のCMP処理が終了した後、分離酸化膜33の膜厚が測定される。そして、その結果得られた測定値は、フィードフォワードの手法で分離酸化膜33のエッチング条件に反映される。つまり、本実施形態においては、CMPの後に分離酸化膜33の膜厚を測定する膜厚測定装置が図1に示す測定装置12に相当し、また、分離酸化膜33のエッチングに用いられるエッチング装置が上述した制御対象処理装置14に相当している。

【0040】本実施形態における製造システムによれば、ウェハのCMP処理が終了する毎に、そのウェハ上の分離酸化膜33の膜厚が測定される。その結果得られた測定値は、メインコンピュータ10に送信され、そのウェハのIDと共に測定値メモリ20に記録される。更に、そのウェハが分離酸化膜33のエッチング工程に到達した段階で、エッチング装置はメインコンピュータ10に対して最適条件の送信を要求する。そして、エッチング装置の処理条件が、レシピ決定部24によって決定された最適条件に設定される。以後、分離酸化膜33は、その最適条件によりエッチングされる。

【0041】上記の製造方法によれば、CMPによる研磨量のばらつきに関わらず、分離酸化膜33の表面と、シリコン基板31の表面との段差を、最終的に常に精度良く所望の値に制御することができる。従って、本実施形態の製造方法ないしは製造システムによれば、品質の安定した半導体装置を、高い歩留まりで製造することができる。

【0042】ところで、上述した実施の形態1では、ウェハ毎にIDを設定して、分離酸化膜33のエッチング条件をウェハ毎に設定することとしているが、本発明はこれに限定されるものではない。すなわち、ロット単位でIDを設定し、エッチング条件をロット単位で設定することとしてもよい。

【0043】また、上述した実施の形態1では、メインコンピュータ10の内部で処理条件を設定し、その条件をメインコンピュータ10からエッチング装置（制御対象処理装置14）へ送信することとしているが、本発明はこれに限定されるものではない。すなわち、エッチング装置側に予め複数の処理条件を記憶させておき、メインコンピュータ10に、それらの条件の中から最適な条件を選択させることとしてもよい。

【0044】実施の形態2。次に、図3を参照して、本発明の実施の形態2について説明する。本実施形態の製造方法では、実施の形態1の場合と同様の手順でCMPの処理が実行された後、図1（B）に示すように、シリコン窒化膜のエッチングが行われる。図1（A）は、ポリシリコン膜34の上からシリコン窒化膜が除去された後の状態を示す。

【0045】シリコン窒化膜がエッチングされた後、測定装置12によって分離酸化膜33の膜厚が測定される。膜厚の測定値は、実施の形態1の場合と同様にメインコンピュータ10に送信され、ウェハに付されたIDと共に記録される。次に、そのウェハを対象として分離酸化膜33のエッチングが行われる。この際、実施の形態1の場合と同様に、エッチング装置（制御対象処理装置14に相当）の処理条件が、メインコンピュータ10によって最適な条件に設定される。

【0046】本実施形態の製造方法ないし製造システムによれば、分離酸化膜33のエッチング条件に、CMPに伴う分離酸化膜33の膜厚ばらつきと、シリコン窒化膜の除去に伴う分離酸化膜33の膜厚ばらつきとを反映させることができる。このため、本実施形態の製造方法ないし製造システムによれば、実施の形態1の場合に比して更に精度良く分離酸化膜33の表面とシリコン基板31の表面との段差を所望の値に制御することができる。

【0047】実施の形態3。次に、図4を参照して、本発明の実施の形態3について説明する。実施の形態3は、半導体装置が備える層間酸化膜の平坦化を目的としたエッチング工程において、層間酸化膜の膜厚を精度良く制御することを目的としている。本実施形態では、半導体装置の製造過程において、以下に示すように処理が実行される。

【0048】図4（A）に示すように、シリコン基板31の上には、トランジスタのゲート電極38や、メモリのキャパシタ電極40など、種々の配線要素が形成される。次に、それらの配線要素が覆われるように、例

えばCVD法によって、シリコン基板31の全面に層間酸化膜42が堆積される。この際、層間酸化膜42の表面には、上述した配線要素の有無や、配線要素の構造の相異に起因して段差が形成される。

【0049】層間酸化膜42の上には、後工程において、図示しない上層配線が形成される。層間酸化膜42の表面における段差は、上層配線を形成する際にパターニング不良などの原因となる。このため、本実施形態では、上層配線の形成に先立って、層間酸化膜42の凹領域が覆われるようにレジスト膜44が形成される。そして、そのレジスト膜44をマスクとして、層間酸化膜42のエッチバックが行われる。

【0050】図4（B）に示すように、本実施形態では、層間酸化膜42が堆積された後、写真製版によりレジスト膜44が形成される前に、その層間酸化膜42の膜厚が測定される。そして、その結果得られた測定値は、フィードフォワードの手法で層間酸化膜42のエッチバック条件に反映される。つまり、本実施形態においては、層間酸化膜42の堆積後にその膜厚を測定する膜厚測定装置が図1に示す測定装置12に相当し、また、層間酸化膜42のエッチバックに用いられるエッチング装置が上述した制御対象処理装置14に相当している。

【0051】本実施形態における製造システムによれば、ウェハ上に層間酸化膜42が堆積された直後に膜厚測定装置（測定装置12）によってその膜厚が測定される。その結果得られた測定値は、メインコンピュータ10に送信され、被測定ウェハのIDと共に測定値メモリ20に記録される。更に、そのウェハが層間酸化膜42のエッチバック工程に到達した段階で、エッチング装置（制御対象処理装置14）はメインコンピュータ10に対して最適条件の送信を要求する。そして、メインコンピュータ10のレシピ決定部24によって、層間酸化膜42の膜厚に基づいて決定された最適条件が、エッチング装置の処理条件として設定される。以後、層間酸化膜42は、その最適条件によりエッチバックされる。

【0052】上記の製造方法によれば、上層配線を形成する前に、層間酸化膜42の膜厚を精度良く均一化することができる。このため、本実施形態の製造方法ないし製造システムによれば、上層配線のパターニング不良を有効に防止して、品質の安定した半導体装置を、高い歩留まりで製造することができる。

【0053】ところで、上述した実施の形態3では、ウェハ毎にIDを設定して、層間酸化膜42のエッチング条件をウェハ毎に設定することとしているが、本発明はこれに限定されるものではない。すなわち、ロット単位でIDを設定し、エッチング条件をロット単位で設定することとしてもよい。

【0054】また、上述した実施の形態3では、メインコンピュータ10の内部で処理条件を設定し、その条件をメインコンピュータ10からエッチング装置（制御対

象処理装置14)へ送信することとしているが、本発明はこれに限定されるものではない。すなわち、エッチング装置側に予め複数の処理条件を記憶させておき、メインコンピュータ10に、それらの条件の中から最適な条件を選択させることとしてもよい。

【0055】実施の形態4。次に、図5を参照して、本発明の実施の形態4について説明する。実施の形態4は、実施の形態3の場合と同様に、半導体装置が備える層間酸化膜の平坦化を目的としたエッチング工程において、層間酸化膜の膜厚を精度良く制御することを目的としている。以下、実施の形態4が実施の形態3と相異なる点を説明する。

【0056】本実施形態において、層間酸化膜42には、BまたはPなどの不純物を含有する酸化膜が用いられる。BやPを含む酸化膜で層間酸化膜42を形成した場合、その平坦性を高めることができる。従って、本実施形態の方法によれば、実施の形態3の場合に比して、より容易に層間酸化膜42を平坦化することができる。

【0057】ところで、層間酸化膜42に不純物が含有されている場合、その不純物の濃度は、層間酸化膜42のエッチング速度に影響を与える。図6は、バッファードフッ酸(HF₄FとHFの混合液)を用いたウェットエッチングにおいて、酸化膜に含有されるPの濃度が酸化膜のエッチング速度に与える影響を表したグラフである。図6に示すように、酸化膜のエッチング速度は、Pの濃度が増すに連れて増大する。従って、層間酸化膜42に含まれる不純物の濃度は、エッチング工程の後に残存する層間酸化膜42の膜厚を決める大きな要因の一つである。

【0058】図5(B)に示すように、本実施形態では、層間酸化膜42が堆積された後、写真製版によりレジスト膜44が形成される前に、その層間酸化膜42に含有される不純物の濃度が測定される。そして、その結果得られた測定値は、フィードフォワードの手法で層間酸化膜42のエッチバック条件に反映される。つまり、本実施形態においては、層間酸化膜42の堆積後にその内部の不純物濃度を測定する不純物濃度測定装置が図1に示す測定装置12に相当し、また、層間酸化膜42のエッチバックに用いられるエッチング装置が上述した制御対象処理装置14に相当している。

【0059】本実施形態における製造システムによれば、ウェハ上に層間酸化膜42が堆積された直後に不純物測定装置(測定装置12)によってその内部の不純物濃度が測定される。その結果得られた測定値は、メインコンピュータ10に送信され、被測定ウェハのIDと共に測定値メモリ20に記録される。更に、そのウェハが層間酸化膜42のエッチバック工程に到達した段階で、エッチング装置(制御対象処理装置14)はメインコンピュータ10に対して最適条件の送信を要求する。そして、メインコンピュータ10のレシピ決定部24によ

て、層間酸化膜42内の不純物濃度に基づいて決定された最適条件が、エッチング装置の処理条件として設定される。以後、層間酸化膜42は、その最適条件でエッチバックされる。

【0060】上記の製造方法によれば、上層配線を形成する前に、層間酸化膜42の膜厚を精度良く均一化することができる。このため、本実施形態の製造方法ないし製造システムによれば、上層配線のパターンニング不良を有効に防止して、品質の安定した半導体装置を、高い歩留まりで製造することができる。

【0061】ところで、上述した実施の形態4では、ウェハ毎にIDを設定して、層間酸化膜42のエッチング条件をウェハ毎に設定することとしているが、本発明はこれに限定されるものではない。すなわち、ロット単位でIDを設定し、エッチング条件をロット単位で設定することとしてもよい。

【0062】また、上述した実施の形態4では、メインコンピュータ10の内部で処理条件を設定し、その条件をメインコンピュータ10からエッチング装置(制御対象処理装置14)へ送信することとしているが、本発明はこれに限定されるものではない。すなわち、エッチング装置側に予め複数の処理条件を記憶させておき、メインコンピュータ10に、それらの条件の中から最適な条件を選択させることとしてもよい。

【0063】また、上述した実施の形態1乃至3では、分離酸化膜33或いは層間酸化膜42のエッチング条件が、それらの膜厚に基づいて決定されている。更に、上述した実施の形態4では、層間酸化膜42のエッチング条件が、その内部に含有される不純物の濃度に基づいて決定されている。しかしながら、分離酸化膜33や層間酸化膜42のエッチング条件の基礎は、それらの膜厚や不純物濃度に限定されるものではない。例えば、分離酸化膜33や層間酸化膜42のエッチング条件は、それらの膜の屈折率に基づいて決定することとしてもよい。

【0064】実施の形態5。次に、図7を参照して、本発明の実施の形態5について説明する。実施の形態5は、微細な配線パターンを精度良く形成することを目的としている。本実施形態では、半導体装置の製造過程において、以下に示すように処理が実行される。

【0065】図7(A)に示すように、シリコン基板31の上には、配線層46および酸化膜48が形成される。配線層46は、例えばドーパトポリシリコン、或いはタングステンやタングステンシリサイドなどの金属材料で形成される。酸化膜48の上には、写真製版により、形成すべき微細パターンに比して偏かに大きなパターンにレジスト膜50がパターンニングされる。

【0066】次に、レジスト膜50をマスクとして酸化膜48がドライエッチングされる。その後、酸化膜48の上に残存するレジスト膜50が、酸素プラズマ処理などにより除去される。その結果、図7(B)に示す状態

が形成される。

【0067】次に、図7(C)に示すように、ウェットエッチングによって酸化膜48の外形が縮小される。酸化膜48は、上記の如く縮小されることにより、ドライエッチングによっては実現が困難な微細なパターンとなる。

【0068】図7(D)に示すように、微細化された酸化膜48をマスクとして、配線層46がドライエッチングされる。その結果、シリコン基板31上に、微細なパターンを有する配線52が形成される。

【0069】上記の手順で形成される配線52に寸法誤差を生じさせる要因としては、主として、(1)写真製版により形成されるレジスト膜50の寸法誤差、および(2)ドライエッチングの際に生ずるサイドエッチによる酸化膜48の寸法誤差が挙げられる。そこで、本実施形態では、最終的な配線52の寸法を精度良く所望の値とするために、以下に示す手法でレジスト膜50や酸化膜48の寸法誤差を補正する。

【0070】すなわち、本実施形態では、図7(B)に示すように、写真製版によるレジスト膜50の形成、レジスト膜50をマスクとする酸化膜48のドライエッチング、およびレジスト膜50の除去が終了した後に、パターンニングされた酸化膜48の寸法測定が行われる。そして、その結果得られた測定値は、フィードフォワードの手法で酸化膜48のウェットエッチング条件に反映される。つまり、本実施形態においては、レジスト膜50の除去後に酸化膜12の寸法を測定する寸法測定装置が図1に示す測定装置12に相当し、また、酸化膜12をウェットエッチングするウェットエッチング装置が上述した制御対象処理装置14に相当している。

【0071】本実施形態における製造システムによれば、ウェットエッチングの実行に先立って、酸化膜48の寸法が寸法測定装置(測定装置12)によって測定される。その結果得られた測定値は、メインコンピュータ10に送信され、被測定ウェハのIDと共に測定値メモリ20に記録される。更に、そのウェハがウェットエッチングの工程に到達した段階で、ウェットエッチング装置(制御対象処理装置14)はメインコンピュータ10に対して最適条件の送信を要求する。そして、メインコンピュータ10のレシピ決定部24によって、酸化膜12の寸法に基づいて決定された最適条件が、ウェットエッチング装置の処理条件として設定される。以後、酸化膜12は、その最適条件によりウェットエッチングされる。

【0072】上記の製造方法によれば、レジスト膜50の寸法誤差やサイドエッチによる酸化膜48の寸法誤差を、ウェットエッチングによって吸収することができる。このため、本実施形態の製造方法ないし製造システムによれば、微細な配線52を極めて精度良くパターンニングすることができ、品質の安定した半導体装置を、高

い歩留まりで製造することができる。

【0073】ところで、上述した実施の形態5では、ウェハ毎にIDを設定して、酸化膜12のウェットエッチング条件をウェハ毎に設定することとしているが、本発明はこれに限定されるものではない。すなわち、ロット単位でIDを設定し、ウェットエッチングの条件をロット単位で設定することとしてもよい。

【0074】また、上述した実施の形態5では、メインコンピュータ10の内部で処理条件を設定し、その条件をメインコンピュータ10からウェットエッチング装置(制御対象処理装置14)へ送信することとしているが、本発明はこれに限定されるものではない。すなわち、ウェットエッチング装置側に予め複数の処理条件を記憶させておき、メインコンピュータ10に、それらの条件の中から最適な条件を選択させることとしてもよい。

【0075】実施の形態6。次に、図8を参照して本発明の実施の形態6について説明する。図8は、本実施形態の製造システムの特徴部を説明するためのブロック図を示す。本実施形態の製造システムは、実施の形態5の製造システムに加えて、図8に示すレシピ補正部54および経過時間管理部56を備えている。レシピ補正部54および経過時間管理部56は、メインコンピュータ10の内部およびウェットエッチング装置の内部(処理装置14の内部)の何れかに配置することができる。

【0076】経過時間管理部56は、ウェットエッチング装置内の薬液が交換されてからの経過時間を計数するユニットである。また、レシピ補正部54は、その経過時間に応じてウェットエッチングの基本レシピを補正するユニットである。ウェットエッチングの薬液は、その交換の後、時間の経過に伴って変質する。また、ウェットエッチングのエッチング速度は、薬液の変質に伴って変化する。従って、ウェットエッチングによって酸化膜48を精度良くエッチングするためには、ウェットエッチングの条件を薬液交換後の経過時間に応じて補正することが有効である。

【0077】本実施形態のシステムによれば、ウェットエッチングの条件を、ドライエッチング後における酸化膜48の寸法に基づいて補正することができると共に、その条件を薬液交換後の経過時間に基づいて補正することができる。このため、本実施形態の製造システムないし製造方法によれば、実施の形態5の場合に比して、更に精度良く配線52をパターンニングすることができる。

【0078】ところで、上述した実施の形態6では、ドライエッチング後の酸化膜48の寸法をフィードフォワードの手法で酸化膜48のウェットエッチング条件に反映させる手法と、薬液交換後の経過時間を上記のウェットエッチング条件に反映させる手法とを組み合わせることで、本発明はこれに限定されるものではない。すなわち、薬液交換後の経過時間に基づいて

ウェットエッチングの条件を補正する手法は、酸化膜48の寸法に基づいてウェットエッチング条件を補正する手法と切り離して単独で用いてもよい。

【0079】また、上述した実施の形態1～6では、エッチング（ドライエッチングまたはウェットエッチング）の処理に限り、その条件をフィードフォワードの手法で補正することとしているが、フィードフォワードによる補正が適用できる処理はこれに限定されるものではない。例えば、成膜処理の条件や、CMPの条件などをフィードフォワードの手法で補正してもよい。

【0080】

【発明の効果】この発明は以上説明したように構成されているので、以下に示すような効果を奏する。請求項1または11記載の発明によれば、処理の対象となるウェハの状態を、フィードフォワードの手法でそのウェハの処理条件に反映させることができる。従って、本発明によれば、品質の安定した半導体装置を高い歩留まりで製造することができる。

【0081】請求項2または12記載の発明によれば、被処理膜の物理量をその膜のエッチング条件に反映させることができる。このため、本発明によれば、被処理膜のエッチングを精度良く行うことができる。

【0082】請求項3または13記載の発明によれば、被処理膜の膜厚をエッチング条件に反映させることができる。このため、本発明によれば、膜厚のばらつきに関わらず、被処理膜を精度良くエッチングすることができる。

【0083】請求項4または14記載の発明によれば、被処理膜に含有される不純物濃度をエッチング条件に反映させることができる。このため、本発明によれば、不純物濃度の相違に起因するエッチング速度の相違に関わらず、被処理膜を精度良くエッチングすることができる。

【0084】請求項5または15記載の発明によれば、被処理膜の屈折率をエッチング条件に反映させることができる。このため、本発明によれば、屈折率の相違に起因するエッチング速度の相違に関わらず、被処理膜を精度良くエッチングすることができる。

【0085】請求項6または16記載の発明によれば、被処理膜の寸法をエッチング条件に反映させることができる。このため、本発明によれば、エッチング処理の開始時点における寸法の相違に関わらず、被処理膜を精度

良く所望の寸法まで縮小させることができる。

【0086】請求項7または17記載の発明によれば、測定値に応じた処理条件をメインコンピュータ内で決定し、その条件を処理装置に設定することができる。

【0087】請求項8または18記載の発明によれば、測定値に応じた処理条件を、処理装置の内部で決定することができる。

【0088】請求項9、10、19または20記載の発明によれば、薬液の状態に応じてウェットエッチングの条件を補正することができる。このため、本発明によれば、薬液の質に関わらず、常に被処理膜を精度良くウェットエッチングすることができる。

【0089】請求項21または22記載の発明によれば、安定した品質を有し、かつ、高い歩留まりで製造し得る特性を持つ半導体装置を実現することができる。

【図面の簡単な説明】

【図1】 本発明の実施の形態1の製造システムの構成を説明するためのブロック図である。

【図2】 本発明の実施の形態1の製造方法を説明するための断面図およびフローチャートである。

【図3】 本発明の実施の形態2の製造方法を説明するための断面図およびフローチャートである。

【図4】 本発明の実施の形態3の製造方法を説明するための断面図およびフローチャートである。

【図5】 本発明の実施の形態4の製造方法を説明するための断面図およびフローチャートである。

【図6】 エッチング速度と不純物濃度との関係を示す図である。

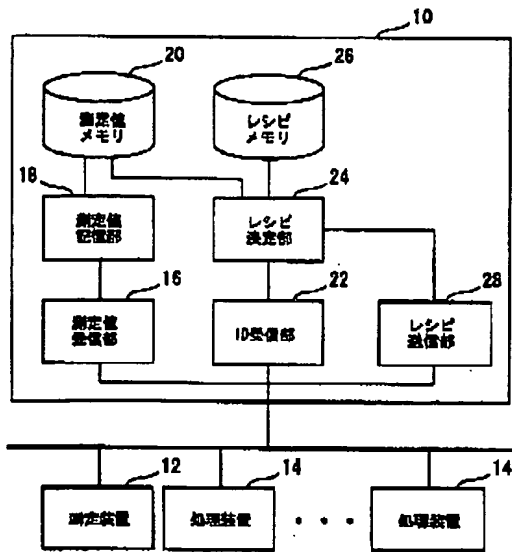
【図7】 本発明の実施の形態5の製造方法を説明するための断面図およびフローチャートである。

【図8】 本発明の実施の形態6の製造システムの構成を説明するためのブロック図である。

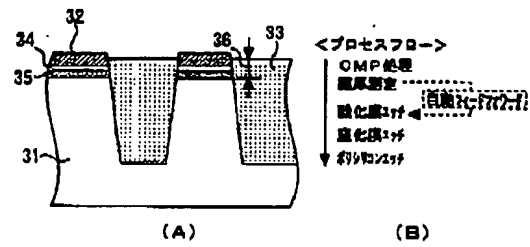
【符号の説明】

10 メインコンピュータ、 12 測定装置、
14 処理装置、16 測定値受信部、 18 測定値記憶部、 20 測定値メモリ、22 ID受信部、 24 レジビ決定部、 26 レジビ送信部、 31 シリコン基板、 33 分液酸化膜、
38 ゲート電極、 40 キャパシタ電極、
42 層間酸化膜、 44、50 レジスト膜、
46 配線層、 48 酸化膜、 52 配線、
54 レジビ補正部、56 経過時間管理部。

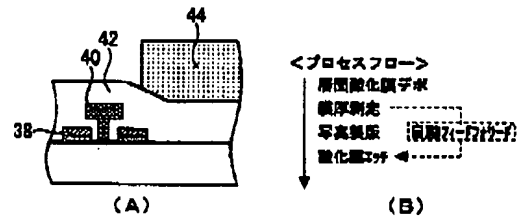
【図1】



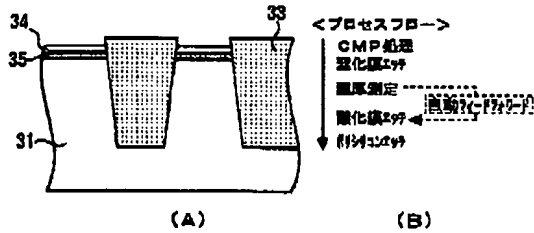
【図2】



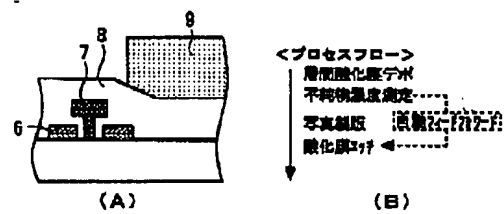
【図4】



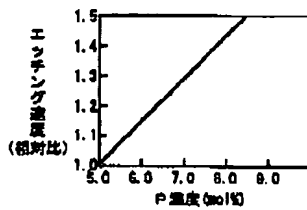
【図3】



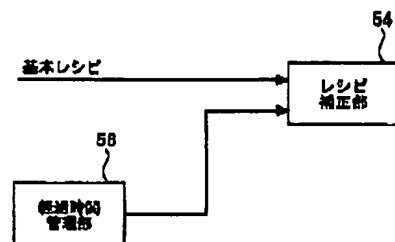
【図5】



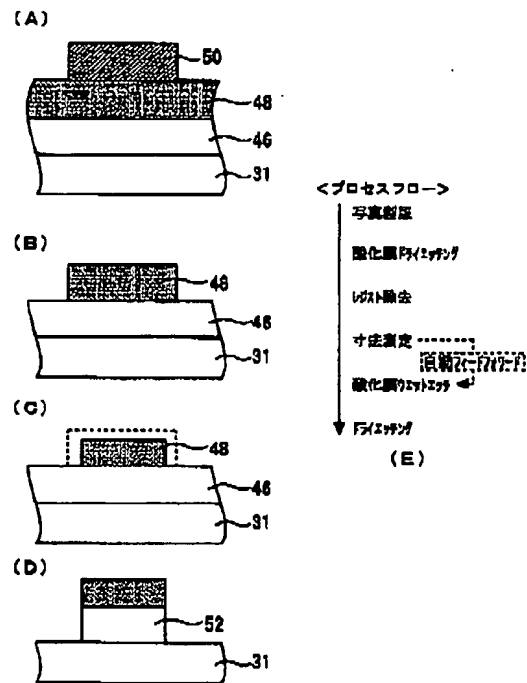
【図6】



【図8】



【図7】



フロントページの続き

(51)Int.Cl.⁷

H01L 27/108
21/8242

識別記号

FI

H01L 27/10

ターミナル(参考)

621Z

Fターム(参考) 5F032 AA34 AA77 DA02 DA23 DA33
5F033 HH04 HH19 HH28 LL04 QQ08
QQ09 QQ11 QQ19 QQ28 QQ31
RR13 RR14 RR15 XX01 XX03
5F043 AA31 BB22 DD01 EE40 GG03
GG05
5F083 AD21 GA30 JA56 PR05 PR38